

SULIT



**KEMENTERIAN PENDIDIKAN TINGGI
JABATAN PENDIDIKAN POLITEKNIK DAN KOLEJ KOMUNITI**

**BAHAGIAN PEPERIKSAAN DAN PENILAIAN
JABATAN PENDIDIKAN POLITEKNIK DAN KOLEJ KOMUNITI
KEMENTERIAN PENDIDIKAN TINGGI**

JABATAN KEJURUTERAAN ELEKTRIK

**PEPERIKSAAN AKHIR
SESI II : 2023/2024**

DEC30032: COMPUTER ARCHITECTURE AND ORGANIZATION

**TARIKH : 13 JUN 2024
MASA : 8.30 AM – 10.30 AM (2 JAM)**

Kertas ini mengandungi **ENAM (6)** halaman bercetak.

Bahagian A: Subjektif (4 soalan)

Bahagian B: Esei (1 soalan)

Dokumen sokongan yang disertakan : Tiada

JANGAN BUKA KERTAS SOALANINI SEHINGGA DIARAHKAN

(CLO yang tertera hanya sebagai rujukan)

SULIT

SECTION A : 80 MARKS***BAHAGIAN A : 80 MARKAH*****INSTRUCTION:**

This section consists of **FOUR (4)** subjective questions. Answer **ALL** questions.

ARAHAN:

*Bahagian ini mengandungi **EMPAT (4)** soalan subjektif. Jawab **semua** soalan.*

QUESTION 1***SOALAN 1***

- CLO1 (a) State meanings of Computer Organization and Computer Architecture.
Nyatakan maksud Organisasi Komputer dan Senibina Komputer.
[4 marks]
[4 markah]
- CLO1 (b) Solve the equation below in binary number system by using 2's compliment method for subtraction operation with confirmation answer in binary number. Show all calculations involved thoroughly.
Selesaikan persamaan di bawah dalam sistem nombor penduaan menggunakan kaedah pelengkap-2 dengan mengesahkan jawapan dalam sistem nombor penduaan. Tunjukkan semua pengiraan terlibat secara menyeluruh.
 $(-105_{10}) - A_{16}$
[8 marks]
[8 markah]
- CLO1 (c) Calculate -13.375 as a 8-bit floating point number system IEEE 754 single precision format with all the steps involved.
Kirakan -13.375 mewakili sistem nombor terapung 8-bit IEEE 754 format ketepatan tunggal. Tunjukkan semua langkah terlibat.
[8 marks]
[8 markah]

QUESTION 2**SOALAN 2**

CLO1

- (a) Define hardware and software as component of computer architecture and organization.

Takrifkan perkakasan dan perisian sebagai komponen senibina dan organisasi komputer.

[4 marks]

[4 markah]

CLO1

- (b) Construct logic diagram of 8-bit Shift Register types SISO (Serial-in Serial-out) and timing diagram operation if data input is 1011.

Bina gambarajah logik 8-bit Daftar Anjakan jenis SISO (Masukan siri Keluaran siri) dan operasi rajah masa jika input data ialah 1011.

[8 marks]

[8 markah]

CLO1

- (c) Based on information in Figure A2(c), calculate the physical address, block offset and number of sets generated in Cache Memory using 2 way set associate techniques.

Berdasarkan maklumat dalam rajah A2(c), kirakan alamat fizikal, blok offset dan bilangan set yang dijana dalam ingatan sorok menggunakan teknik persekutuan dua arah.

| |
|--------------------------|
| Main Memory = 8Gbytes |
| Cache Memory = 256Mbytes |
| Block Size = 64Bytes |

Figure A2(c) / Rajah A2(c)

[8 marks]

[8 markah]

QUESTION 3***SOALAN 3***

CLO1

- (a) Compare **TWO (2)** characteristics between DRAM and SRAM.

Bandingkan DUA (2) ciri-ciri antara DRAM dan SRAM.

[5 marks]

[5 markah]

CLO1

- (b) Explain **TWO (2)** types of ROM (Read Only Memory).

Terangkan DUA (2) jenis ROM (Ingatan Baca Sahaja).

[5 marks]

[5 markah]

CLO1

- (c) Based on Figure A3(c), show the data in Physical Memory after implementing Paging Techniques if the size of each page and frame is 4 bits.

Berdasarkan rajah A3(c), tunjukkan data dalam memori fizikal selepas melaksanakan teknik halaman jika saiz halaman dan bingkai adalah 4 bit.

[10 marks]

[10 markah]

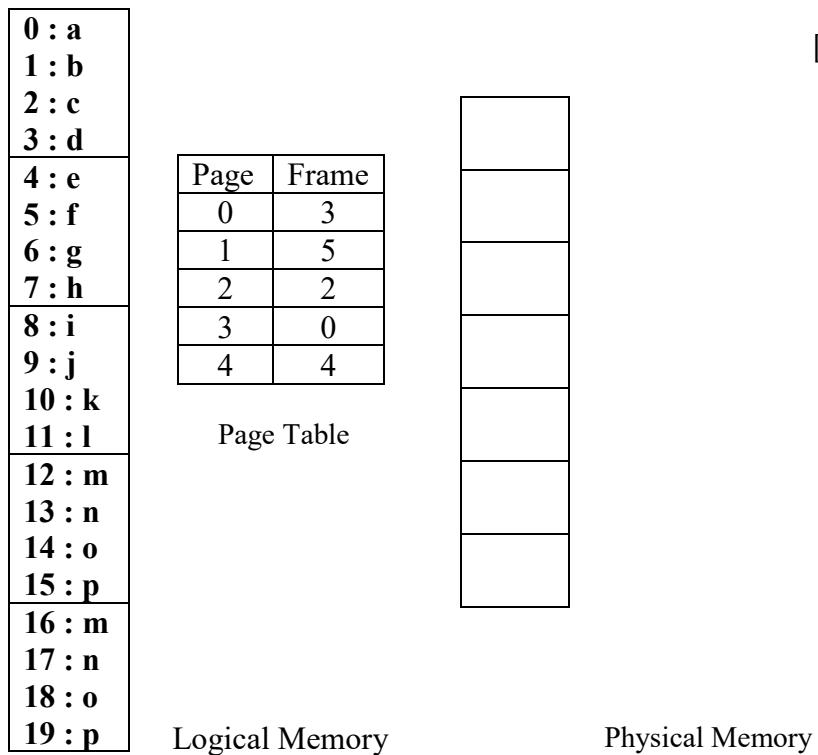


Figure A3(c) / Rajah A3(c)

QUESTION 4***SOALAN 4***

CLO1 (a) Explain **TWO (2)** types of Host Controller for USB (Universal Serial Bus).

*Terangkan **DUA (2)** jenis Pengawal Hos bagi USB (Bus Bersiri Universal).*

[5 marks]

[5 markah]

CLO1 (b) Explain the Asynchronous Data Transfer Technique.

Terangkan teknik Pemindahan Data Tak Segerak.

[5 marks]

[5 markah]

CLO1 (c) Sketch the DMA (Direct Memory Access) controller diagram which is placed between RAM and peripherals to access memory directly without interrupting the CPU.

Lakarkan gambarajah pengawal DMA (Capaian Terus Memori) yang diletakkan di antara RAM dan perisian untuk mengakses memori secara langsung tanpa mengganggu CPU.

[10 marks]

[10 markah]

SECTION B : 20 MARKS***BAHAGIAN B : 20 MARKAH*****INSTRUCTION:**

This section consists of **ONE (1)** essay question. Answer **ALL** question.

ARAHAN:

Bahagian ini mengandungi SATU (1) soalan eseai. Jawab SEMUA soalan..

QUESTION 1***SOALAN 1***

- CLO1 Propose a combination circuit between one block of 8:1 multiplexer with several logic and arithmetic circuits in ALU (Arithmetic Logic Unit) such as Adder, Subtractor, Shift Register, AND, OR, Comparator and Rotate. Use the Table B1 below to start your design.

Cadangkan satu litar gabungan di antara satu blok 8:1 Pemilih Data dengan beberapa litar-litar logik dan aritmetik seperti Penambah, Penolak, Anjakan Daftar, DAN, ATAU, Pembanding dan Putar. Guna Jadual B1 di bawah bagi memulakan rekaan anda.

| Select Data Input | | | OUTPUT Y |
|-------------------|---|---|----------------|
| A | B | C | |
| 0 | 0 | 0 | D ₀ |
| 0 | 0 | 1 | D ₁ |
| 0 | 1 | 0 | D ₂ |
| 0 | 1 | 1 | D ₃ |
| 1 | 0 | 0 | D ₄ |
| 1 | 0 | 1 | D ₅ |
| 1 | 1 | 0 | D ₆ |
| 1 | 1 | 1 | D ₇ |

Table B1/Jadual B1

[20 marks]

[20 markah]

SOALAN TAMAT